

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

10903281

Basic Patent (No,Kind,Date): JP 4352131 A2 921207 <No. of Patents: 001>

PLANE TYPE DISPLAY DEVICE (English)

Patent Assignee: TOKYO SHIBAURA ELECTRIC CO

Author (Inventor): TOGASAKI TAKASHI; KONDO TAKESHI; MORI MIKI;
SAITO MASAYUKI

IPC: *G02F-001/1345;

JAPIO Reference No: 170218P000054

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applc No	Kind	Date
JP 4352131	A2	921207	JP 91126405	A	910530 (BASIC)

Priority Data (No,Kind,Date):

JP 91126405 A 910530

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

03987031 **Image available**

PLANE TYPE DISPLAY DEVICE

PUB. NO.: **04-352131 [JP 4352131 A]**

PUBLISHED: December 07, 1992 (19921207)

INVENTOR(s): TOGASAKI TAKASHI

KONDO TAKESHI

MORI MIKI

SAITO MASAYUKI

APPLICANT(s): TOSHIBA CORP [000307] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 03-126405 [JP 91126405]

FILED: May 30, 1991 (19910530)

INTL CLASS: [5] G02F-001/1345

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD: R124 (CHEMISTRY -- Epoxy Resins)

JOURNAL: Section: P, Section No. 1528, Vol. 17, No. 218, Pg. 54, April
28, 1993 (19930428)

ABSTRACT

PURPOSE: To provide the plane type display device which has a highly reliable function at all times by employing sealing structure which is superior in moisture resistance as to a driving semiconductor element.

CONSTITUTION: The plane type display device is equipped with a plane type display device main body part 13 which has a plane type display function area 14 between the surfaces of a couple of transparent substrates 1a and 1b arranged opposite each other, the driving semiconductor element 3 which is mounted face-down on the opposite surface of one transparent substrate 1a adjacently to the plane type display function area 14 and also mounted face-up while fitted in a recessed part 9 formed on the opposite surface of the other transparent substrate 1b, a flexible wiring board 11 which is connected to the driving semiconductor element 3 and led out of between the surfaces of the transparent substrates 1a and 1b, and a sealing part 12 which is mounted on the peripheral part between the surfaces of the couple of transparent substrates 1a and 1b and shield the mounted driving semiconductor element 3 from the outside field. Consequently, the sealing structure for the driving semiconductor element of the plane type display device is reducible in the number of components and operation man-hours and highly reliable airtight sealing is attained.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-352131

(43) 公開日 平成4年(1992)12月7日

(51) Int.Cl.³

識別記号 廈内整理番号
9018-2K

1

技術表示箇所

審査請求 未請求 請求項の数 1 (全 4 頁)

(21)出願番号	特願平3-126405	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成3年(1991)5月30日	(72)発明者	梅寄 隆 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内
		(72)発明者	近藤 雄 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内
		(72)発明者	森 三樹 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内
		(74)代理人	弁理士 須山 佐一 (外1名)

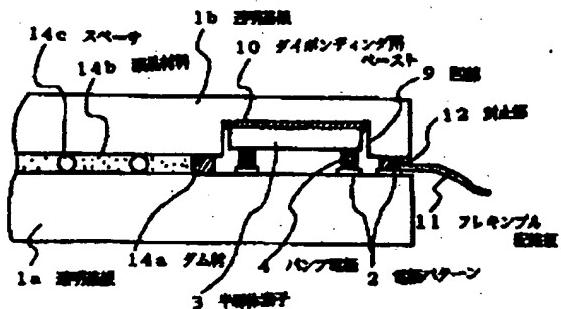
(54) 【発明の名称】 平板型表示装置

(57) 【要約】

【目的】 駆動用半導体素子について耐湿性のすぐれた
封止構造化され、信頼性の高い機能を常に呈する平板型
表示装置の提供を目的とする。

【構成】 対向配置された一対の透明基板1a, 1b 面間に平板型表示機能領域14が設けられた平板型表示装置本体部13と、前記平板型表示機能領域14に隣接して一方の透明基板1aの対向面へフェースダウンで、他方の透明基板1bの対向面に形設された凹部9へ嵌合されてフェースアップで搭載・実装された駆動用半導体素子3と、前記駆動用半導体素子3に接続して透明基板1a, 1b 面間から導出されたフレキシブル配線板11と、前記一対の透明基板1a, 1b 面間の周辺部に装着され搭載・実装された駆動用半導体素子3を外界から遮断する封止部12とを具備して成ることを特徴とする。

【効果】 本発明では平板型表示装置の駆動用半導体素子の封止構造において部品点数および作業工程の低減を実現でき、しかも信頼性の高い気密封止が達成される。



【特許請求の範囲】

【請求項1】 対向配置された一対の基板面間に表示機能領域が設けられた平板型表示装置本体部と、前記表示機能領域に隣接して一方の基板の対向面へフェースダウンで、他方の基板の対向面に形設された凹部へ嵌合されフェースアップで搭載・実装された駆動用半導体素子と、前記駆動用半導体素子に接続して基板面間から導出されたフレキシブル配線板と、前記一対の基板面間の周辺部に接着され搭載・実装された駆動用半導体素子を外界から遮断する封止部とを具備して成ることを特徴とする平板型表示装置。

【発明の詳細な説明】

【0001】 【発明の目的】

【0002】

【産業上の利用分野】 この発明は平板型表示装置に係り、更に詳しくは平板型表示装置の駆動用半導体素子の実装構成に関するものである。

【0003】

【従来の技術】 一般に、半導体素子の高密度実装方式として、フェースダウン方式が知られている。このフェースダウン方式による実装は、実装の高密度化・薄型化、接続端子の微細化に適した手段といえる。しかし、前記フェースダウン方式による実装の場合は、バンプ電極や半導体素子上の電極の腐食を避けるために、半導体素子の表面およびバンプ電極を外気から遮断して、水分の侵入を防ぐことが必要である。そして、前記半導体素子の電極およびバンプ電極を封止する手段として、たとえば平板型液晶表示装置の構成においては、次のように行われている。すなわち、透明基板の所定面に搭載・実装した駆動用半導体素子を樹脂でモールド封止するか、あるいは駆動用半導体素子をキャップで覆うことなどによって耐湿性の向上などを図っている。図5および図6はこのような従来例の実装構造の要部を断面的に示したものであり、図5は樹脂で封止した場合を、図6はキャップで封止した場合をそれぞれ示す。図5および図6において、1は透明基板、2は透明基板1面に一体的に設けられている電極パターン、3は前記電極パターン2面にバンプ電極4を介してフェースダウンで搭載・実装された駆動用半導体素子、5は封止樹脂、6は開口端面が接着剤層7を介して透明基板1面に一体的に接着され、前記搭載・実装された駆動用半導体素子3を封止するメタルキャップ、8はメタルキャップ6の内側頂面と封装された駆動用半導体素子3との間に介在させたヒートシンクである。

【0004】 ところで、前記封止による半導体素子の耐湿性向上は、水分の侵入経路の距離と密接な関係がある。しかして、キャップのようなもので封止した場合、キャップは水分を遮断するので、水分の侵入経路はキャップと基板の隙間のみとなるが、キャップ封止に当たって、部品点数および作業工程の増加を免れない。一方、

樹脂によるモールド封止の場合は、モールド樹脂の全表面から水分が侵入してくるので、耐湿性を向上させるため封止樹脂を厚くしなければならない。

【0005】

【発明が解決しようとする課題】 上記のような半導体素子の封止構造を、平板型表示装置において駆動用半導体素子の封止に適用した場合、封止用樹脂を厚く塗布・モールドしなければならないという問題や部品点数および作業工程が増加するという問題がある。つまり、所用の耐湿性を付与するために、被覆樹脂層を厚くすることは結果的に駆動用半導体素子の実装領域の増大を招くことになり、平板型表示装置の薄型化ないしコンパクト化などが大幅に損なわれる恐れがある。一方、キャップ封止の場合は、構成・作業の繁雑化によりコストアップを伴うばかりでなく、量産性も損なわれるという問題がある。

【0006】 本発明はこのような問題点ないし欠点を解消し、駆動用半導体素子について耐湿性のすぐれた封止構造化され、信頼性の高い機能を常に呈する平板型表示装置の提供を目的とする。

【0007】 【発明の構成】

【0008】

【課題を解決するための手段】 本発明に係る平板型表示装置は、対向配置された一対の基板面間に表示機能領域が設けられた平板型表示装置本体部と、前記表示機能領域に隣接して一方の透明基板の対向面へフェースダウンで、他方の基板の対向面に形設された凹部へ嵌合されフェースアップで搭載・実装された駆動用半導体素子と、前記駆動用半導体素子に接続して基板面間から導出されたフレキシブル配線板と、前記一対の基板面間の周辺部に接着され搭載・実装された駆動用半導体素子を外界から遮断する封止部とを具備して成ることを特徴とする。すなわち、本発明に係る平板型表示装置は、駆動用半導体素子が搭載された第1の基板に対向する第2の基板の駆動用半導体素子と対向する部分に凹部を形成し、これを封止用キャップとして利用することを骨子としたものである。

【0009】

【作用】 本発明に係る平板型表示装置によれば、駆動用半導体素子は一方の透明基板に凹部を形成し、この凹部に封止用キャップとしての機能をもたせる構成したことによって、対を成す両透明基板の張合わせの工程で駆動用半導体素子の封止を一括して行うことが可能となる。つまり、駆動用半導体素子の封止工程が簡略化するばかりでなく、全体的な薄型化ないしコンパクト化が達成される。しかも、駆動用半導体素子で発生する熱は、半導体素子裏面から透明基板に伝わり、さらに透明基板から容易に大気中に放出されるため（放熱性良好）、駆動用半導体素子は安定した状態で所用の機能を呈する。

【0010】

【実施例】図1は本発明に係る平板型表示装置の要部構成例を断面的に示したもので、駆動用半導体素子3はその所定領域面に設けられたバンプ電極4を介して、他方の透明基板1a面上の電極パターン2にフェースダウン方式で接続（搭載・実装）されている。また、前記他方の透明基板1aに対向する一方の透明基板1bにおいては、前記透明基板1a面上に搭載・実装された駆動用半導体素子3に対応する部分（領域）に凹部9が形成（形設）されており、この凹部9に嵌合する形で駆動用半導体素子3の裏面が透明基板1bの凹部9内底面にダイボンディング用ペースト10を介して接着されている。さらに、11は所要の電極パターンを有するフレキシブルな配線板であって、前記駆動用半導体素子3を含む平板型表示装置の外部リードとして機能する。さらにもう、12は前記駆動用半導体素子3を外気（外界）から遮断するため、対向配置された透明基板1a、1b間の周辺部に接着・配置された封止部である。なお、図1において、13は前記対向配置された一対の透明基板1a、1b面間に、たとえば液晶表示機能領域14が設けられた平板型表示装置本体部で、前記液晶表示機能領域14は、駆動用半導体素子3が搭載・実装された領域と区画するいわゆるダム材14a、ダム材14aで囲繞された領域内に充填された液晶材料14b、スペーサ14cなどで構成されている。

【0011】上記構成の平板型表示装置は、たとえば次のようにして製造し得る。図2～図4は製造例の実施態様を模式的に示したもので、先ず図2に断面的に示すように、所要の電極パターン2、ダム材14a、および表示機能領域14上にスペーサ14cを有する一方の透明基板1aを用意し、この透明基板1aの所定領域面にバンプ電極4を有する駆動用半導体素子3および電極取りだしリードとして機能するフレキシブルな配線板11をいわゆるフェースダウン方式で接続（搭載・実装）する。ここで、駆動用半導体素子3は、透明基板1aの表示機能領域14を形成する面の周辺部に、表示機能領域14を囲繞する形に搭載・実装される。さらに、電極パターン2は、たとえばITO膜、もしくはITOとAl・Auなどの多層膜などで構成される。一方、駆動用半導体素子3のバンプ電極4は、たとえばAu、Cu、Ni、Zn、Pb/Sn、In/Snなどをメッキして形成される。また、前記一方の透明基板1a面に対する駆動用半導体素子3の実装・接続、および透明基板1aに対するフレキシブルな配線板11の接続は、加熱圧接によって行う。

【0012】一方、図3に断面的に示すように、予め用意された所定領域に凹部9が形成（形設）された他方の透明基板1bの周囲（周辺部）に、封止部12をたとえばスクリーン印刷などの手段で形成し、さらに前記凹部9の底面にダイボンディング用のペースト10を塗布する。ここで、用いるダイボンディング用のペースト10は、必ずしも導電性である必要はないが、たとえばエポキシ樹脂、シリコーン樹脂などの樹脂中に、熱伝導性を高める

ためにAg、Cu、Ni、Fe、Alなどの金属粉体を混入したものでもよいし、SiO₂、AlN、Nb、ダイヤモンドなどの無機粉体の粒子を混入したものでもよい。

【0013】次に、上記のようにそれぞれ設定した透明基板1a、1b、換言すると図2に図示した一方の透明基板1aと図3に図示した他方の透明基板1bとを位置合わせして、図4に断面的に示すごとく貼り合わせる。この貼り合わせ工程で、封止部12によって凹部9領域は外気（外界）から気密封止され、凹部9領域に実装・配置された駆動用半導体素子3を外気から遮断する。また、この貼り合わせ工程で駆動用半導体素子3の裏面は、他方の透明基板1bの凹部9底面に配置されているダイボンディング用ペースト10によって接着される。この後、表示機能領域14に所要の液晶材料14bを封入することにより、前記図1に要部を断面的に図示した構成の平板型表示装置を得ることができる。

【0014】なお、上記では駆動用半導体素子3を外気から遮断するための封止部12を、周辺部にのみ配置した構成例を示したが、駆動用半導体素子3を搭載・実装した領域と表示機能領域14との間に配置されているダム材14cの外側に沿わせてさらに配置した構成としてもよし、また基盤は必ずしも透明でなくとも良い。

【0015】【発明の効果】以上説明したように本発明に係る平板型表示装置においては、平板型表示装置の平板型表示基盤本体部、つまり表示機能領域の周辺部において支持基板としての機能を果たす透明基板の一部を（選択的に）凹部化し、この凹部化領域を搭載・実装した駆動用半導体素子の封止キャップとして機能（利用）させるため、たとえば別途メタルキャップを用意し封止する場合に比べて、部品点数および工程数を増加させずに駆動用半導体素子を容易に封止することができる。そして、前記駆動用半導体素子の封止は、主たる部分が透明基板（たとえばガラス）で成されるため、樹脂封止の構成を探った場合に較べて、良好な耐湿性など保持發揮する。したがって、駆動用半導体素子も安定した状態で常に所要の機能を呈し得ることにないので、信頼性の高い平板型表示装置として機能する。

【図面の簡単な説明】
【図1】本発明に係る平板型表示装置の要部構成例を示す断面図。

【図2】本発明に係る平板型表示装置の製造方法の実施態様を模式的に示すもので一方の透明基板面に駆動用半導体素子をフェースダウンで搭載・実装した状態を示す断面図。

【図3】本発明に係る平板型表示装置の製造方法の実施態様を模式的に示すもので他方の透明基板面に形設された凹面にダイボンディング用ペーストを配置した状態を示す断面図。

【図4】本発明に係る平板型表示装置の製造方法の実施

5

態様を模式的に示すもので図2および図3にそれぞれ図示した透明基板を貼り合わせた状態を示す断面図。

【図5】従来の半導体素子の気密封止の構造例を示す断面図。

【図6】従来の半導体素子の気密封止の他の構造例を示す断面図。

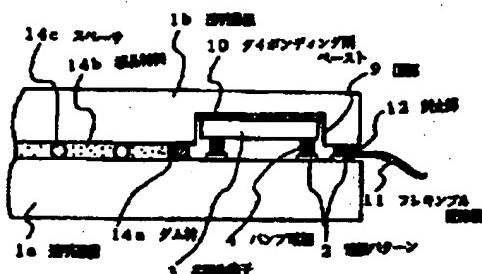
【符号の説明】

1…透明基板 1a…一方の透明基板 1b…他方の透

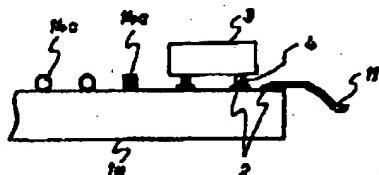
6

明基板 2…電極パターン 3…半導体素子 4
…バンプ電極 5…封止樹脂 6…メタルキャップ
7…接着剤 8…ヒートシンク 9…凹部
10…ダイボンディング用ペースト 11…フレキシブル
な配線板 12…封止部 13…平板型表示装置本体部
14…表示機能領域 14a…タム材 14b…液晶
材料14c…スペーサ

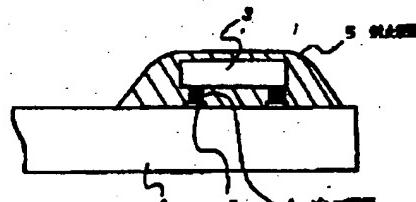
【図1】



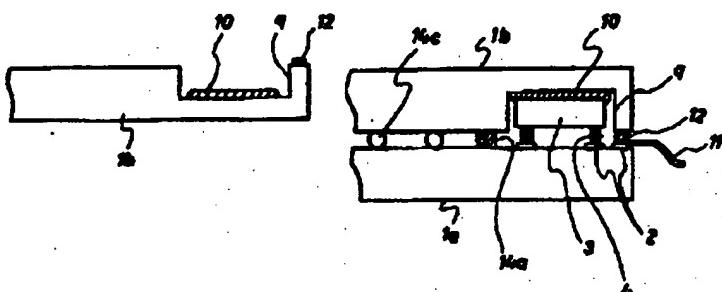
【図2】



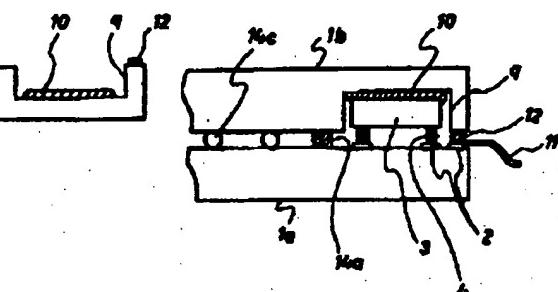
【図5】



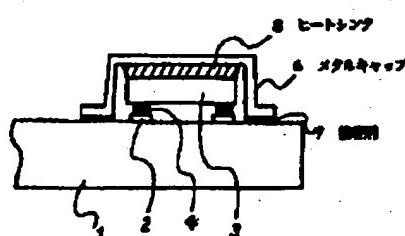
【図3】



【図4】



【図6】



フロントページの続き

(72)発明者 齊藤 雅之

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝総合研究所内